# Лабораторна робота № 1 Дослідження ІС ТТЛ (ТТЛШ) групи ЛА.

**Мета роботи:** вивчення та практичне засвоєння інтегральних мікросхем ТТЛ (ТТЛШ) групи ЛА, контролювання їх роботи за допомогою стенда та осцилоскопа.

**Вимоги до підготовки студентів.**

Перед початком виконання лабораторної роботи студент повинен знати:

* роботу стенду;
* принципи роботи мікросхем, що досліджуються, та їх основні параметри;
* монтажні схеми включення мікросхем, що досліджуються.

Студент допускається до лабораторної роботи тільки за умови виконання ним усіх вище перелічених вимог та відповідної підготовки оформлення звіту.

**Загальні відомості.**

Базовим елементом логіки ІС ТТЛ-серій є елемент 4І-НЕ (рис.1.1). Схема містить три основних каскади: вхідний каскад на транзисторі VT1, який реалізує функцію кон’юнкції на 4 входи, фазорозділюючий каскад на транзисторі VT2 та вихідний каскад на транзисторах VT4, VT5.



Рис.1.1. Принципова схема базового елементу логіки серії К155.

Вхідний каскад працює наступним чином. Коли на всі входи X1..X4 елементу будуть одночасно подані напруги високого рівня (лог.1), струм через резистор R1 буде протікати через перехід база-колектор транзистора VT1 в базу транзистора VT2, при цьому на колекторі транзистора VT1 буде високий рівень напруги. Якщо хоча би на один з входів буде подана напруга низького рівня (лог.0), то струм через резистор R1 буде витікати із схеми через перехід база-емітер транзистора VT1 і на колекторі VT1 встановиться низький рівень наруги. До всіх виходів вхідного каскаду підключені демпферні діоди VD1..VD4, які обмежують імпульси напруги завади від’ємної полярності.

Фазорозділюючий каскад виконаний на транзисторі VT2, в коло емітера якого включена ланка корекції R2, R4, VT3, яка покращує передавальну характеристику і завадостійкість схеми. Коли транзистор VT1 пропускає в базу транзистора VT2 струм, напруга на емітері VT2 може зрости тільки до значення UБЕ транзистора VT5. Коли транзистор VT1 не пропускає струм в базу транзистора VT2, через резистор R3 і коло R2, R4, VT3 протікає тільки струм витоку, тому напруга на емітері транзистора VT2 близька до 0, а на колекторі – до напруги 4В.

Вихідний каскад містить транзистори VT4, VT5 та діод VD5. Якщо хоча би на один з входів схеми поданий лог.0, то транзистори VT2, VT3 та VT5 закриті. Через резистор R3 протікає струм витоку транзистора VT2 і базовий струм транзистора VT4, тому напруга на колекторі транзистора VT2 буде близька до напруги +4В, а напруга на виході схеми буде нижче напруги колектора транзистора VT2 на величину UVD5+UБЕ-VT4. Якщо на всі входи схеми подані лог.1, транзистори VT2, VT3 і VT5 відкриті і вихідна напруга рівна напрузі колектор-емітер насиченого транзистора VT5 (практично від 0 до 0.4 В).

Мікросхеми ЛА1..ЛА4 містять елементи логіки **n**І-НЕ і функціонально відрізняються за кількістю входів елементів **n** та кількістю елементів в корпусі. В табл.1.1 наведено основні параметри мікросхем ЛА1..ЛА4 різних серій ТТЛ і ТТЛШ – середня споживана потужність (Pсер) та середня затримка (tсер).

Таблиця 1.1

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| Позн.  ІС | К155 | | К555 | | КР1533 | | КР531 | |
| Pсер,  мВт | tсер,  нс | Pсер,  мВт | tсер,  нс | Pсер,  мВт | tсер,  нс | Pсер,  мВт | tсер,  нс |
| ЛА1 | 55 | 19 | 8 | 20 | 5 | 10 | 65 | 5 |
| ЛА2 | 26 | 19 | 5 | 20 | 3 | 10 | 37 | 5 |
| ЛА3 | 110 | 19 | 17 | 20 | 10 | 10 | 135 | 5 |
| ЛА4 | 83 | 19 | 14 | 20 | 7 | 10 | 100 | 5 |

На рис.1.2 наведені умовні графічні позначення цих мікросхем.



Рис.1.2. Умовні графічні позначення мікросхем ЛА1..ЛА4.

В лабораторній роботі досліджується елемент логіки мікросхеми ЛА4 в статичному та динамічному режимах.

На рис.1.3 наведено монтажну схему включення елементу ЛА4 в статичному режимі, а в табл.1.2 – таблицю істинності цього елементу. Входи елементу підключаються до розрядів регістра бітів стенду (**RB1**…**RB3**), а вихід – до одного з розрядів індикатора бітів (**IB1**).



Рис.1.3. Монтажна схема включення елементу логіки ЛА4 для дослідження в статичному режимі.

Таблиця 1.2

|  |  |  |  |
| --- | --- | --- | --- |
| RB1 | RB2 | RB3 | IB1 |
| 0 | 0 | 0 | 1 |
| 0 | 0 | 1 | 1 |
| 0 | 1 | 0 | 1 |
| 0 | 1 | 1 | 1 |
| 1 | 0 | 0 | 1 |
| 1 | 0 | 1 | 1 |
| 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 0 |

Монтажна схема включення елементу в динамічному режимі наведена на рис.1.4(а), а часова діаграма вхідних та вихідних сигналів – на рис.1.4(б). Входи елементу підключаються до виходів подільника частоти стенду (**F/2**, **F/4**, **F/8**), на вхід якого (**F**) подаються прямокутні імпульси (меандр) з частотою 8 кГц (**8kHz**). Крім того, сигнали з входів та з виходу елементу подаються на входи 8-канального комутатора (**1K**…**5K**). Вихід комутатора (**Out**) підключається до першого каналу осцилоскопа (**Osc1**). Синхронізація осцилоскопа (**Sync**) здійснюється по сигналу **F/8**.



Рис.1.4. Монтажна схема включення елементу логіки ЛА4 для дослідження в динамічному режимі (а) і часові діаграми вхідних та вихідних сигналів (б).

**Порядок виконання лабораторної роботи.**

1. Увімкнути живлення осцилоскопа та стенда.
2. Скласти на стенді монтажну схему включення елементу логіки ЛА4 для дослідження в статичному режимі (рис.1.3).
3. Змінюючи стани входів елементу за допомогою регістра бітів, спостерігати на індикаторі бітів відповідність вихідних станів схеми таблиці істинності (табл.1.2).
4. Скласти на стенді монтажну схему включення елементу логіки ЛА4 для дослідження в динамічному режимі (рис.1.4(а)).
5. Спостерігати на екрані осцилоскопа часові діаграми вхідних та вихідних сигналів елементу, порівняти їх із наведеними на рис.1.4(б).
6. Повторити п.4 та п.5 з урахуванням індивідуального завдання (табл.1.3).
7. Продемонструвати результати досліджень викладачу.
8. Вимкнути живлення осцилоскопа та стенда.

**Зміст звіту.**

1. Принципова схема елемента мікросхеми ТТЛ типу К155ЛА4.
2. Умовні графічні позначення досліджуваних мікросхем та їх основні технічні характеристики.
3. Таблиця істинності елементу логіки мікросхеми ЛА4.
4. Монтажні схеми включення на лабораторному стенді.
5. Часові діаграми вхідних та вихідних сигналів.
6. Висновки.

**Контрольні питання.**

1. Функціональний склад мікросхем групи ЛА.
2. Принцип дії базового елементу логіки серії К155ЛА1.
3. Робота стенда та осцилоскопа.

**Індивідуальні завдання.**

Варіанти індивідуальних завдань наведені в табл.1.3. Номер варіанта визначається порядковим номером студента в журналі обліку відвідування групи (підгрупи). Позначення /(Х) слід розуміти як «інверсія від Х».

Таблиця 1.3

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| Варіант | 2K | 3K | 4K | Варіант | 2K | 3K | 4K |
| 1 | /(F/2) | F | F/4 | 9 | F | /(F/4) | F/16 |
| 2 | /(F/2) | F | F/8 | 10 | F/2 | /(F/4) | F/8 |
| 3 | /(F/2) | F | F/16 | 11 | F/2 | /(F/4) | F/16 |
| 4 | /(F/2) | F/4 | F/8 | 12 | F/8 | /(F/4) | F/16 |
| 5 | /(F/2) | F/4 | F/16 | 13 | F | F/2 | /(F/8) |
| 6 | /(F/2) | F/8 | F/16 | 14 | F | F/4 | /(F/8) |
| 7 | F | /(F/4) | F/2 | 15 | F | F/16 | /(F/8) |
| 8 | F | /(F/4) | F/8 | 16 | F/2 | F/4 | /(F/8) |